

# 用于植入式心脏起搏器可编程电荷平衡脉冲产生电路

闫 琛, 张瑞智, 焦子豪, 许江涛, 张 鸿

(西安交通大学 微电子学院, 陕西 西安 710049)

**摘 要:** 提出了一种基于电荷泵的植入式心脏起搏器的可编程高压脉冲产生电路, 能够保证刺激脉冲对心脏充放电时的电荷平衡, 大大降低了起搏器的应用风险. 该电路主要包括一个高效率电荷泵、开关电容 DAC 和基于比较器的脉冲电压检测控制电路, 能够精确地调节起搏脉冲的幅值, 从而适应不同情况病人的需求. 此电路基于 HH-NEC 0.35  $\mu\text{m}$  BCD 工艺设计, 并用 Spectre 进行了仿真.

**关键词:** 心脏起搏器; 高压; 电荷泵; 数模转换器

**中图分类号:** TN4

**文献标识码:** A

**文章编号:** 1000—7180(2018)03—0058—06

## A Charge-balanced Programmable Pulse Generator Circuit for Implantable Cardiac Pacemaker

YAN Chen, ZHANG Rui-zhi, JIAO Zi-hao, XU Jiang-tao, ZHANG Hong

(School of Microelectronics, Xi'an Jiaotong University, Xi'an 710049, China)

**Abstract:** A charge-balanced programmable pulse generator is proposed. This circuit has overcome the problem that the amount of charges pass through cardiac unequal between charge and stimulate phase, and deduces the security risk. This circuit mainly includes a high efficiency charge pump circuit, DAC and pulse control circuit based on comparator, and its adjustable character suits for different patients. This circuit is based on HHNEC 0.35 BCD technology and simulated through Spectre.

**Key words:** cardiac pacemaker; high voltage; charge pump; DAC

### 1 引言

近年来, 在生物医疗技术和微电子技术的共同推动下, 各种植入式医疗设备飞速发展. 作为一种常见的植入式医疗设备, 植入式心脏起搏器在临床手术时因其安装简单、创伤小、痛苦轻、疗效显著, 易于为医生和患者接受<sup>[1]</sup>. 在植入式心脏起搏器中, 起搏脉冲产生电路用于产生使心脏强制起搏的可编程脉冲, 因而是核心电路. 通常植入式心脏起搏器在人体中使用的时间需要达到十年左右, 因此起搏脉冲发生电路的安全性和低功耗是起搏器设计需要解决的重要问题. 起搏脉冲电路设计必须要面临两个最突出的问题: 电池老化<sup>[2]</sup>和心脏离子不平衡.

随着植入时间增长, 电池电量不断减少, 输出电压不断降低, 因而电池老化是不可避免的现象. 电源

电压的降低会使起搏脉冲的幅度受到严重影响, 从而无法产生病人所需要的起搏脉冲幅度, 影响起搏器的正常功能. 而更换电池需要取出心脏起搏器, 就必须对病人实施手术, 这会增加病人的痛苦; 再次植入后, 病人的机体也需要一定的时间适应, 存在感染以及免疫排斥的风险等<sup>[3]</sup>. 因此, 脉冲产生电路必须能够在较低的电池电压下输出满足要求的刺激脉冲.

心脏离子不平衡通常是由植入式心脏起搏器中, 起搏电路的充放电回路给予心脏的电荷不相等而引起的, 现有一些起搏脉冲产生的电路在某些应用情况下, 放电过程和充电过程经过心脏的电荷不平衡, 长期使用很有可能造成心肌细胞内液和细胞外液中的离子不平衡, 甚至使心肌细胞中的离子通道的通透性发生异常<sup>[4]</sup>, 从而给患者的生命造成

风险。

另外,现有的心脏起搏器起搏电路大多数为负起搏脉冲电路,这种起搏电路产生的负压很有可能让开关管的寄生 PN 结导通,导致漏电,起搏电路的可靠性得不到保障。

为了克服上述缺点,本文提出了一种基于电荷泵的植入式心脏起搏器可编程高压正脉冲产生电路,能够保证刺激脉冲对心脏充放电时的电荷平衡,大大降低了起搏器的应用风险. 电路可在 1.6~2.8 V 的电源电压下,产生满足系统要求的刺激脉冲并具有较低的功耗,可以有效应对电池老化的问题,有效延长起搏器的使用寿命。

## 2 植入式起搏器起搏模块简介

植入式心脏起搏器通常包括命令译码电路、SPI 接口电路、唤醒电路、阻抗测试电路、ADC、基准电路、感知电路、传感器计数电路、极性选择电路和起搏电路,如图 1 所示。

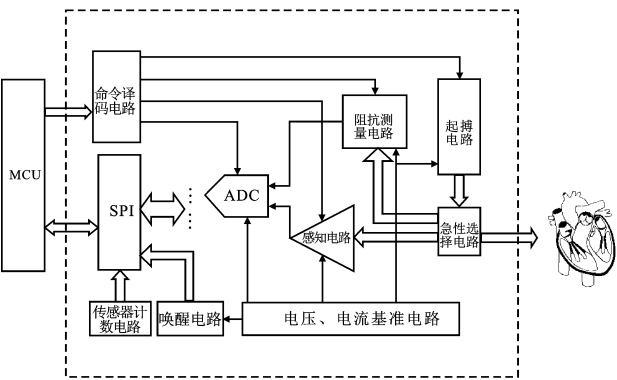


图 1 植入式心脏起搏器基本电路模块

其中,命令译码电路和 SPI 接口电路负责植入式心脏起搏器电路与 MCU 正常通信;唤醒电路和阻抗测试电路可以检测心腔的电阻,从而判断起搏器是否正常与心腔接触;ADC 负责把植入式心脏起搏器获得的模拟数据转换为数字数据,供 MCU 分析;基准电路负责提供整个起搏器芯片的电压和电流基准;极性选择电路可以选择起搏器的感知与起搏极性,提供不同的起搏方案;起搏电路是植入式起搏器的核心电路,负责根据不同病人的不同症状,提供不同幅值、脉宽、时长的起搏脉冲。

在起搏电路中,产生可编程的起搏脉冲至关重要。通常情况下,临床上使用最广泛的起搏脉冲幅值是 4.5~5 V,然而,对于一些重症心脏病病人,要求起搏脉冲幅值高于 7 V。一个完整的植入式心脏起搏器的起搏电路模块<sup>[5-6]</sup>如图 2 所示。

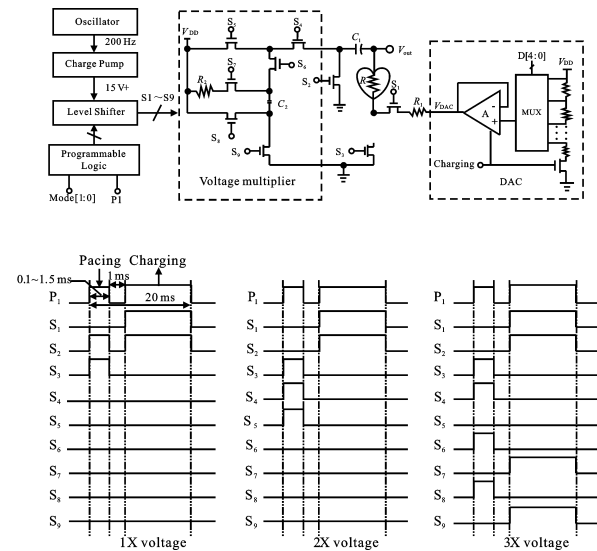


图 2 现有的起搏电路图

该电路的工作原理如下:在一倍压起搏的情况下,幅值在电源电压以内的起搏脉冲通过可编程的 DAC 经过心脏充电到所需幅值,然后完成放电。在二倍压和三倍压的情况下,幅值通过一倍压的可编程 DAC 的充电电压叠加一倍或两倍的电源电压实现起搏。

理论上该起搏电路可以实现 0.1~8.4 V 的可编程起搏幅值,但是存在两个问题:(1)该电路仅在一倍压起搏时充电和放电过程经过心脏的电荷量一致,在二倍压和三倍压起搏时,充电时经过心脏的电荷量是一倍压的电荷量,在放电时叠加了两个电容上的电源电压的电荷量,因此充放电经过心脏的电荷量不一致,长期使用可能会引起病人不适,甚至破坏心肌组织;(2)当电池老化,电源电压下降时,由于 DAC 的输出结果与电源电压有关,所以每种倍压模式下的起搏幅值都会相应降低。

## 3 本文的起搏脉冲电路总体结构

### 3.1 整体结构设计

本文中起搏脉冲电路主要由电荷泵高压脉冲产生电路和脉冲幅值检测控制电路组成。此外,还包括两相不交叠高压时钟产生电路以及起搏极性选择模块<sup>[7]</sup>,其中时钟电路为电荷泵提供工作时钟而极性选择电路则是实现起搏器的极性切换,它们的结构在本文中不作具体讨论。

本文的起搏电路的整体结构如图 3 所示。其工作原理描述如下:在充电相位时,电荷泵电路在两相不交叠时钟下产生一个高压脉冲信号,该电路经过极性选择开关后,经心脏对一个电容进行充电。充电的高

压脉冲的幅值由脉冲幅值检测控制电路决定,当充电电压达到预设的幅值时,脉冲幅值检测控制电路产生一个控制信号,使两相不交叠时钟停止工作,电容上存储了刺激心脏所需的高压信号.其中用于检测控制的基准电压信号由一个数模转换器根据需要的幅值控制字产生.放电相位时,储存在电容上的电荷通过心腔进行放电,完成刺激功能.图 4 给出了本设计中控制起搏脉冲电路的时序.  $P_1$  为放电脉冲的控制信号,它能使存储在电容上的电荷通过心脏进行放电,放电的持续时间为  $0.1\sim 1.5\text{ ms}$  可编程.  $P_2$  为充电过程的控制信号.  $P_{20}$  为整个起搏过程的控制信号,起搏的充电和放电总时长为  $20\text{ ms}$ .

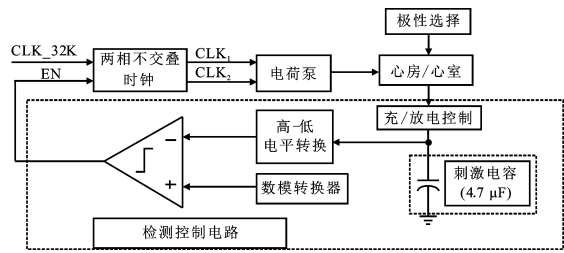


图 3 整体结构示意图

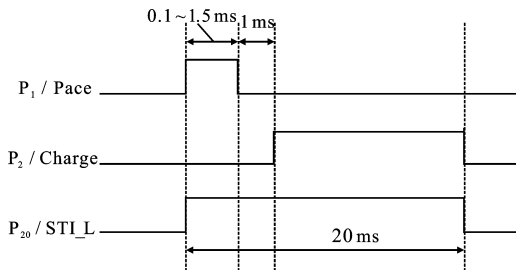


图 4 基本起搏脉冲形状

3.2 电荷泵电路设计

由于心脏起搏器中储存电荷的电容比较大,在本设计中取值为  $4.7\text{ }\mu\text{F}$ ,所以对于电荷泵的带载能力以及充电速度提出了很高的要求.传统的 Dickson 电荷泵以及交叉耦合电荷泵要满足这样的条件,级间电容就必须使用纳法以上级别的片外电容,而且时钟需要很多额外的缓冲器才能够驱动这些级间电容,这增加了心脏起搏器电路的整体功耗以及片外元件的数量,不满足低压低功耗的设计.

本设计中电荷泵电路采用了两级的串-并联倍压电荷泵结构<sup>[8]</sup>,同时,为了提高电荷泵的工作效率,设计了两个相同的电荷泵,能够在时钟的正反相位都对电容进行充电,从而提高电荷泵的效率.以上半部分的电荷泵为例,其工作原理是:在时钟相位  $\text{CLK}_1$  期间,MOS 开关  $M_1\sim M_4$  导通,电容  $C_1$  和  $C_2$

并联,输入电压  $V_{\text{dd}}$  给两个电容充电;在时钟相位  $\text{CLK}_2$  期间,MOS 开关  $M_5\sim M_7$  导通,电容  $C_1$  和  $C_2$  串联,输入电压  $V_{\text{dd}}$  接到电容  $C_1$  的下极板,把电容  $C_2$  上极板的电压增压到  $3V_{\text{dd}}$ .电容  $C_5$  是电荷存储电容,同时实现对输出电压的滤波.由于在电荷泵工作的过程中,MOS 开关  $S_6$  和  $S_7$  两边的电压较高,容易受到 MOS 管体效应的影响,因此必须对其体端的连接进行处理.以  $S_7$  为例,如图 5 中虚线框内连接所示,增加了开关管  $S_{10}$  和  $S_{11}$ ,实现了  $S_7$  的衬底的动态切换,在其导通时使其衬底与源极相连,以消除体效应的影响,提高电荷泵的效率;在截止时将衬底连接到地,以提高可靠性.下半部分的电荷泵工作的时钟相位与上半部分的相反,工作原理相同,在此不再赘述.

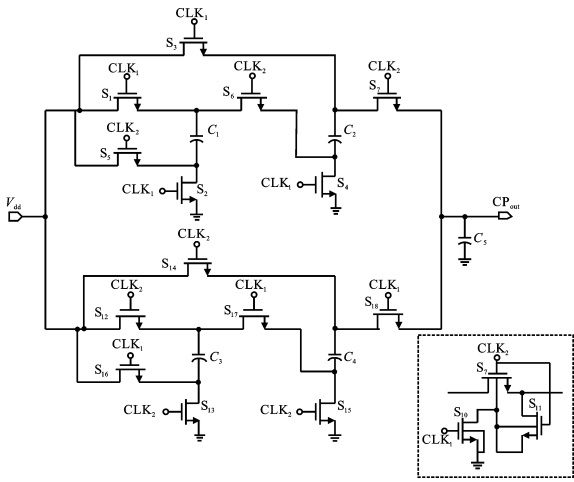


图 5 电荷泵电路

3.3 脉冲幅值检测控制电路设计

本设计中的脉冲幅值检测控制电路主要用于实时监测电容上的电压,在充电电压达到需要的幅监测值时,反馈一个信号关闭电荷泵,从而实现精确的脉冲幅值闭环控制.监测电路主要由高-低电平转换电路、数-模转换器以及比较器组成.如图 6 所示.

由于心腔刺激电容  $C_6$  和  $C_{10}$  上的电压即是刺激脉冲的最高幅值,使用过程中需要对该电压实时检测,并通过反馈实现幅值控制.由于该电压往往高于电源电压,如果直接监测将增加后续控制电路的设计难度.因此,本文设计了一个基于串联电容的三分压的高-低电平转换电路,将心腔刺激电容上的电压降低为其的  $1/3$ ,便于检测和控制.本设计采用电容串联的方式,其直流功耗为零.同时为了克服电容长时间连续工作精度下降的缺点,以心房为例,设计了 MOS 开关  $S_{25}$  和  $S_{26}$ ,在电荷泵通过心脏给电容

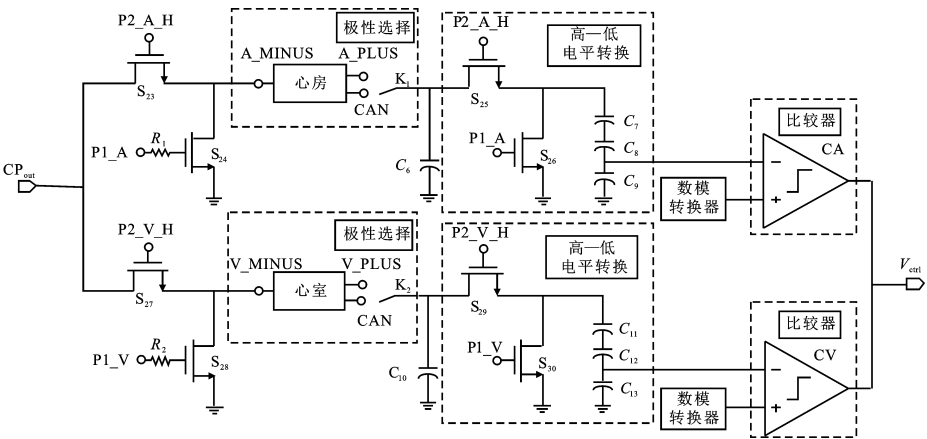


图 6 脉冲幅值检测控制电路

$C_6$  充电的间期,  $S_{25}$  导通,  $S_{26}$  关闭, 电容  $C_9$  上极板的电压被分压为  $C_6$  上极板电压的  $1/3$ 。而在刺激的时间内,  $S_{25}$  关闭,  $S_{26}$  导通, 电容  $C_7 \sim C_9$  上储存的电荷泄放到地上, 消除了电容上的存储效应, 不影响下一次充电时的分压精度。

数模转换器通过为比较器提供一个参考信号, 来实现起搏脉冲幅值的精确控制。数模转换器电路通常包括  $R-2R$ 、电荷再分配以及电流舵等实现形式。由于本文中数模转换器只需要驱动比较器的输入晶体管端的栅极, 不需要很大的负载能力。因此, 本设计提出了一种不需要运放的低功耗电荷再分配式数模转换器, 其结构如图 7 所示。其工作原理如下: 输入数字位  $b_0 \sim b_n$  由数字程控电路在寄存器中设置, 在  $P_1$  相位期间, 所有数字位为“1”的传输门导通, 参考电压给这些传输门所控制下的电容充电; 在  $P_2$  相位期间, 所有电容通过传输门串联, 电容上的电荷共享, 实现数模转换。

该数模转换器的输出电压和参考电压的关系式为

$$V_{out} = \left( \frac{b_1}{2^n} + \frac{b_2}{2^{n-1}} + \dots + \frac{b_n}{2} \right) \cdot V_{ref}$$

在本设计中采取 7 位数-模转换器, 即  $n=7$ 。参考电压为电源电压  $2.8\text{ V}$ , 分辨率为  $21.875\text{ mV}$ , 所以, 通过该数模转换器可以实现对刺激电容上的电压  $0 \sim 8.4\text{ V}$  连续可调。

心腔刺激电容上的电压经过三分之一分压后, 与数-模转换器的输出电压经过一个模拟比较器进行比较, 从而检测输出脉冲的幅度。由于所检测的电压范围为  $0 \sim 2.8\text{ V}$ , 所以此比较器必须具备电源到地的轨对轨输入能力。

本设计中的比较器采用了图 8 所示的结构<sup>[9]</sup>,

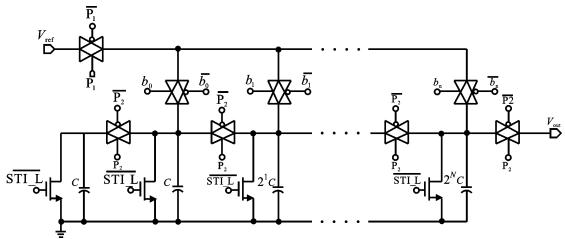


图 7 数-模转换器电路

它由一个  $n$  型 MOS 管输入结构的比较器和一个  $p$  型 MOS 管输入结构组合而成。在时钟  $CLK$  相位为 1 时,  $n$  型 MOS 管输入的比较器进行比较,  $p$  型 MOS 管输入的比较器的输出端复位到 0; 在时钟  $CLK$  相位为 0 时,  $n$  型 MOS 管输入的比较器的输出端复位到  $VDD$ ,  $p$  型 MOS 管输入的比较器进行比较; 比较器的输入正端电压  $VIP$  一旦大于输入负端电压  $VIN$ , 比较的输出结果被  $D$  触发器锁存为 1。

4 仿真结果

本文提出的起搏模块产生电路的采用 HHNEC  $0.35\text{ }\mu\text{m}$  BCD 工艺设计, 并使用 Cadence 公司的 Spectre 在 ADE(模拟集成电路设计自动化仿真软件)环境下进行了仿真。

图 9 给出了起搏电路最高能产生的心房起搏脉冲幅值的仿真结果。此时心脏电阻负载的值设置为  $500\text{ }\Omega$ , 比较器的参考电平设置为最大值  $2.8\text{ V}$ 。理论上脉冲的幅值应达到  $8.4\text{ V}$ 。从图中可以看出, 心房起搏脉冲幅值最高可以达到  $7.9\text{ V}$ , 相对于理想值的衰减是由于起搏通路上各个开关的导通电阻所造成的, 这一仿真结果已经满足临床上设计要求, 达到了起搏器的基本指标。

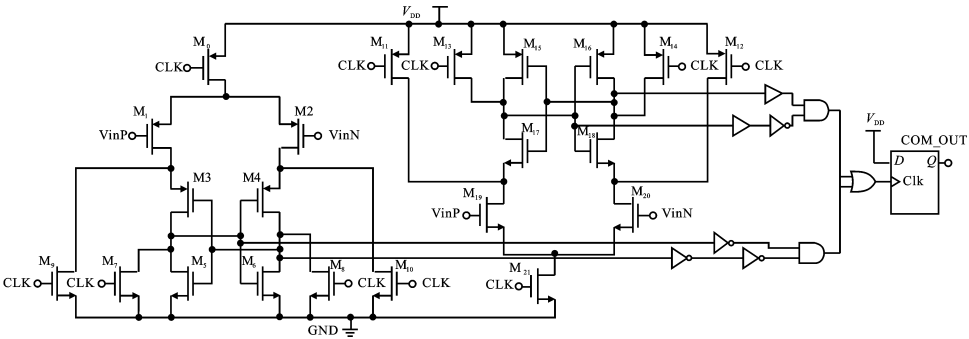


图 8 比较器电路

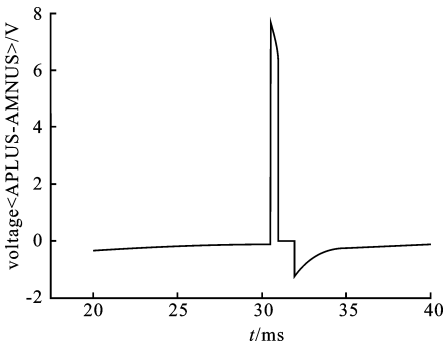


图 9 最高起搏幅值

图 10 是起搏电路在 DAC 设置为不同值情况下产生的脉冲，设置 DAC 的输出值分别为 0.5 V, 1 V, 1.5 V, 2 V, 2.5 V, 由于在起搏脉冲幅值检测控制电路中有三个电容串联分压，所以相对应的起搏脉冲幅值在理论上分别为 1.5 V, 3 V, 4.5 V, 6 V, 7.5 V; 从仿真结果上来看，起搏脉冲的幅值为 1.505 V, 3.027 V, 4.512 V, 6.022 V, 7.518 V, 与理论值相比，误差分别为 0.33%, 0.9%, 0.27%, 0.37%, 0.24%，误差极小，说明该电路可以通过闭环控制精确地调整起搏脉冲的幅值。

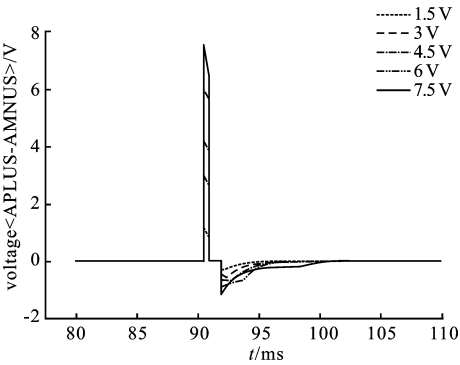


图 10 DAC 控制不同起搏幅值

图 11 给出了本设计的起搏电路在电源电压下降情况下的脉冲幅值仿真结果。采用临床上使用最

为广泛的 4.8 V 作为理论上的起搏脉冲幅值。由于起搏脉冲电路最高可以实现三倍于电源电压的起搏幅值，因此这就要求电源电压从 2.8 V 降低到 1.6 V 的范围内，基本上都能实现 4.8 V 的起搏幅值。从仿真结果上来看，在电源电压由 2.8 V 下降到 1.8 V 的整个过程中，正脉冲产生电路均能产生幅值高于 4.5 V 的起搏脉冲，在电源电压下降到 1.6 V 时，起搏脉冲幅值下降到了 4.496 V，比理想的 4.8 V 降低了 6.33%；这个结果证明了在心脏起搏器正常产生 4.8 V 的脉冲的情况下，电源电压恶化的最低限度在 1.6 V，留有充分的设计裕度，可以保证起搏器植入人体后在单电池供电下可以工作足够长的年限。

以 75 ppm 的速率连续发放幅值为 4.8 V 起搏脉冲的情况下，电荷泵的输出电容上充放电波形以及心房两端的电压刺激脉冲如图 12 所示。可以看出，电荷泵只在充电间期的 18 ms 内工作，充到所需的 4.8 V 电压时，电荷泵立即停止工作，处于休眠状态，这可以大大降低功耗。在该条件下，电路的平均功耗为 7.73  $\mu$ W，满足整个起搏器对功耗的要求。本文所设计的起搏电路的性能以及与目前的起搏器电路<sup>[6]</sup>的对比在表 1 中进行了总结。

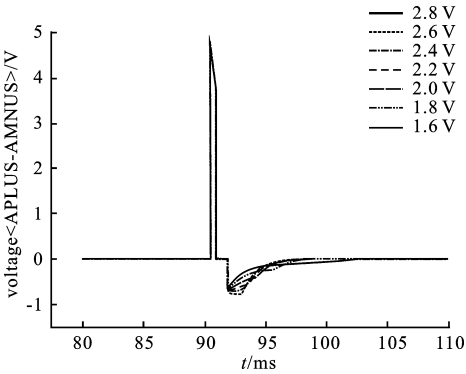


图 11 电源电压下降时的起搏幅值

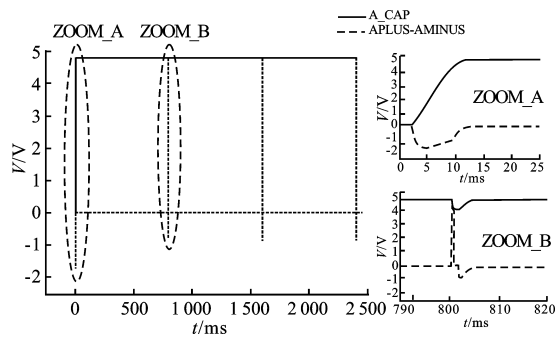


图 12 正常工作时刺激电容电压以及刺激脉冲

表 1 起搏模块性能对比

| 文献  | 工艺/<br>$\mu\text{m}$ | 电源电<br>压/V | 离子<br>平衡 | 平均功耗(速率<br>75 ppm,幅值4.8<br>V)/ $\mu\text{W}$ |
|-----|----------------------|------------|----------|----------------------------------------------|
| [6] | 0.35                 | 2.8        | 否        | 11                                           |
| 本文  | 0.35                 | 1.6~2.8    | 是        | 7.73                                         |

5 结束语

本文设计了一种可应用于植入式心脏起搏器的高压脉冲产生电路.该电路在产生起搏脉冲的过程中,充放电回路均经过心脏,保证了通过心脏的电荷一致,长期使用不破坏心肌细胞的电离子平衡;同时起搏脉冲幅值检测电路运用了闭环控制的方法,起搏幅值连续可调且精确,因此在电池老化的情况下仍旧能够正常工作,具有很高的安全性和实用性.

参考文献:

[1] Ward C, Henderson S, Metcalfe N H. A short history on pacemakers[J]. International Journal of Cardiology, 2013,169( 4): 244-248.

[10] 谢连波, 桑红石, 方海涛,等. 低功耗 CMOS 差分环形压控振荡器设计[J]. 微电子学与计算机, 2013, 30(5):104-107.

[11] 王玥, 刁盛锡, 袁海泉,等. 一种低功耗环形振荡器的噪声分析与设计[J]. 微电子学, 2015, 45(6): 731-734.

[12] Yang W B, Wang C H, Chuo I T. A Robust Oscillator for Embedded System without External Crystal[J]. Applied Mathematics & Information Sciences 9 (1L), 2015: 73-80.

[13] Huang Jiwei, Tao Liang, Li Zhengpin. A low-jitter and low-power clock generator[C]//IEEE Internation-

[2] Powers R A. Batteries for low power electronics[J]. Proceedings of the IEEE, 1995, 83 (4): 687-693 .

[3] 刘华芬, 王晓红, 向晋涛,等. 与起搏器有关的并发症案例报道 10 年回顾分析[J]. 中国心脏起搏与心电生理杂志, 2007, 21(4): 370-373.

[4] Shuenn-Yuh L, Su Y C, Liang M C, et al. A programmable implantable micro-stimulator SoC with wireless telemetry[C]// Application in closed-loop endocardial stimulation for cardiac pacemaker. IEEE, 2011: 44-45.

[5] Zhang J, Zhang H, Zhang R, et al. A mixed-signal ASIC for triple-chamber cardiac pacemakers with heart resistance measurement[C]// IEEE Asian Solid-State Circuits Conference. IEEE, 2015:1-4.

[6] Zhang J, Zhang H, Xu J, et al. A low energy ASIC for triple-chamber cardiac pacemakers with contact resistance measurement[J]. Microelectronics Journal, 2017, 60:65-74.

[7] 张瑞智,赵阳,张鸿,等. 一种应用于心脏起搏器的极性选择电路[D]. 西安:西安交通大学,2015.

[8] Starzyk J, Jan Y, Qiu F. A DC-DC charge pump design based on voltagedoublers[J]. IEEE Trans. Circuits Syst. I, 2001,48(3):350-359.

[9] Razavi B. The Strong Arm latch[J]. IEEE Solid-State Circuits Mag. , 2015,7(2):12-17.

作者简介:

闫琛男,(1993-),硕士研究生.研究方向为模拟集成电路设计.

张瑞智(通讯作者)男,(1962-),副教授.研究方向为低压低功耗模拟 IC 设计,生物医疗芯片设计.

E-mail: rzzhang@xjtu. edu. cn.

(上接第 57 页)

al Conference on Solid-State and Integrated Circuit Technology. Shanghai: IEEE, 2010:385-387.

作者简介:

刘心彤女,(1993-),硕士研究生.研究方向为集成电路与集成系统设计.

李振荣(通讯作者)男,(1979-),副教授,硕士生导师.研究方向为短距离无线通信芯片设计及超宽带射频/微波芯片设计. E-mail: zrli@mail. xidian. edu. cn.

庄奕琪男,(1957-),教授,博士生导师.研究方向为射频集成电路与短距离无线通信芯片设计等.